

Method for producing a semiconductor device which is protected against overvoltage

Patent number: JP50048882

Publication date: 1975-05-01

Inventor:

Applicant:

Classification:

- International: H01L29/06; H01L29/74; H01L29/90

- European: H01L21/223; H01L29/06B2B3C; H01L29/167;
H01L29/36; H01L29/74C

Application number: JP19740023470 19740301

Priority number(s): DE19732310453 19730302

Also published as:

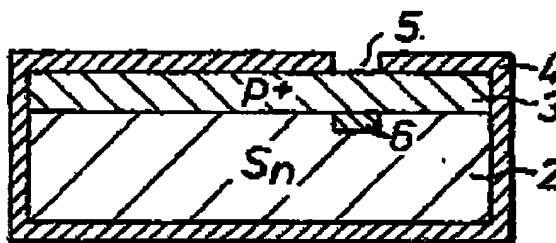
US3919010 (A1)
GB1457909 (A)
FR2220096 (A1)
DE2310453 (A1)

Report a data error here

Abstract not available for JP50048882

Abstract of corresponding document: US3919010

A method for producing a semiconductor device which is protected against overvoltage and which includes a semiconductor body having at least one pn junction which is to take over a blocking voltage or a blockable metal-semiconductor contact. The semiconductor body is initially doped in a conventional manner to produce the necessary semiconductor layer sequence of the desired types of conductivity and thereafter the net doping is increased in a locally limited region of the pn junction or the blockable metal-semiconductor contact by the controlled introduction of an element which forms a characteristic impurity in the semiconductor body so that the breakthrough voltage of the pn-junction or of the blockable metal-semiconductor contact at the limited region is smaller than along the remainder thereof.



Data supplied from the esp@cenet database - Worldwide

ある。このことは、半導体整流器にも、トランジスタのコレクタ阻止電圧にも当てはまり、また特に可制御半導体整流器すなわちサイリスタに当てはまる。

点弧されない状態では、サイリスタは主電流回路の極性に関係して正あるいは負の阻止特性を持ち、換言すれば、サイリスタは両方向に阻止する。その阻止の阻止特性の極性は、サイリスタの順方向に一致する。制御電極へ入る電流パルスによりサイリスタが点弧され、順方向に導通する。このためには、制御電流が特定の最小値すなわち点弧電流以下であつてはならない。

しかし正の阻止方向における電圧が特定の値いわゆる零降電圧を超えると、制御パルスが印加されなくても、サイリスタは導通状態に

られない。

本発明の課題は、阻止電圧を引受ける１つあるいはそれ以上のpn接合および（あるいは）阻止能力のある１つあるいはそれ以上の金属-半導体接合子を、半導体装置への多いキャリアの過電圧が許され、その電気的性質がそこなわれず、また付加的な回路手段が不要となるように、構成する半導体装置の製造方法を提供することにある。

阻止電圧を引受ける少なくとも１つのpn接合および（あるいは）阻止能力のある少なくとも１つの金属-半導体接合子を有する半導体素体を持つている、過電圧に対して保護される半導体装置の製造方法において、この課題は次のようにすることによつて解決される。すなわちそ

特開 昭50-48882(公) 図換わる。シリスタなしのこの点弧いわゆる順上点弧はサイリスタを破壊することがあるので、できるだけ避けねばならない。これに反しサイリスタに負の阻止方向の電圧が加わると、非制御整流器と同じような状態従つてその機能の上述した悪化が生ずる。従つて周期的な正および負の許容ピーク逆電圧に対して、一般に零降電圧または降伏電圧から適当に減れている値が示される。

サイリスタあるいはサイリスタの阻止電圧を引受けるpn接合が終る領域における界面を適当に形成することにより、比較的わずかなキャリアによる過時間の過電圧が可能になることは知られている。しかし一般にたとえば特別な制御技術のような費用のかかる保護手段は避け

半導体素体のドーピングの際、まず通常のように所定の伝導形の層が作られ、それから不純物を形成する元素を付加的に入れることにより、阻止電圧を引受けるpn接合および（あるいは）阻止能力のある金属-半導体接合子の断片的に限られた範囲における正降ドーピングが追加されて、pn接合あるいは金属-半導体接合子のどの範囲における降伏電圧が他の範囲におけるように小さくされる。

本発明の方法によつて、ちようど領域内の所定の個所において降伏がおり、これまで知られている領域におけるように、任意の予想できない個所特に縁区域においておこらないようにすることができる。

pn接合を有する半導体装置を保護する際、と

のpn接合の高抵抗側で正味ドーピングが増加されるのがよい。半導体材料にわずかな溶解せずかつ高い速度で拡散するドーピング物質で付加的にドーピングすることにより、正味ドーピングの増加が図られると有利である。

高抵抗領域において、 π 形の範囲が問題となる場合、酸素を除いて元素の周期系の第Ⅲ族の元素の拡散により、なるべく酸素の拡散により、高い正味ドーピングの付加的な設定を行ない、この拡散により π 形領域のドーパント濃度の高さを最初存在した濃度の1倍の値にまで容易に高めることができる。従つて正味ドーピングは直ちに所定の降伏電圧に合致される。ドーピングのこの設定の範囲における空間的に設けられた範囲の維持は、 π 型技術の適用によつて

図面に示された実施例について、本発明による方法を詳細に説明する。

出発材料としてたとえば弱 π 形シリコンからなる第1図の半導体ウェーハから、まず半導体技術の公知の方法段階により、弱 π 形および強 π 形の範囲の層が作られ、この目的のためにたとえば普通のシリコン拡散が用いられる。その弱 π 形層と π 形層からなる第2図の層が得られる。

さてこうして準備された半導体ウェーハの表面に、酸化物層が作られる。この酸化物層は、正味ドーピングを高めようとする容積の内部にある範囲に対応する位置、形状および大きさの開口を持ち、この所で降伏がおこるようになる。このようにマスクを施されたウェーハはそ

特開 昭50-48882(公)

行なわれ、それにより場合によつては複雑な導電用の異なる構造が比較的狭い公差で作られる。

この場合投資の高い拡散速度が利用されるので、既に存在する構造および異なる導電率の層からなる既に存在する構成がその位置を大して変えないような拡散時間および拡散温度で処理することができる。他方投資の溶解度が低い結果、拡散中および拡散後わずかな量の酸素が連続する縁領域に内部として残るだけであり、この範囲の高いドーピングを中は中絶されるほど変化しない。たとえば酸素の溶解度はシリコンあるいは銅のそれより数けた低いので、シリコンあるいは銅を多くドーピングされている範囲における酸素のドーピングは中絶とはならない。

それから酸素拡散を受け、それにより第3図の範囲におけるドーパント濃度が高められて、他の π 形領域のドーパント濃度より約1.5倍高い値となり、それによつてこの π 形領域の降伏電圧を他の π 形領域の降伏電圧より小さくする。それから酸化物層の除去後、通常のように半導体ウェーハに接触子 π 、 π が設けられ、それにより第4図に示す層が得られる。

過電圧に耐えるダイオード制御電子なだれダイオードが要求される場合には、ドーパント濃度を高められる範囲の面積は充分大きくなければならず、場合によつてはpn接合の面積のかなりの割合になる。

このため第4図に示す方法でなくて、第5図に示すように、まず酸化物層の開口がそれ

に応じた大きさに作られる。置いて行なわれる
 砒素拡散の際、高くドーピングされるu形区域
 の面積も増大されて、場合によっては生ずる
 過電圧による半導体装置の負荷が、それを相衡
 することなく吸収され、特にu形の範囲がこの負
 荷をまねがれる。

半導体ウェーハにおける酸化物層の除去、極
 の直取りおよび接触子の形成のような処理段階
 は、通常のように行なわれるので、結局第7図
 に示す半導体装置が得られる。

砒素拡散の際の拡散条件特に温度、時間およ
 びドーピング物質の濃度は、降伏範囲における
 正味ドーピングの大きさ従って半導体装置のこ
 の範囲における降伏電圧の高さを精度な設定を
 可能にする。

合の深さに合わされる。

本発明は前述した特許請求の範囲に記載され
 た特徴を有するものであるが、その実施態様を
 例示すると次の通りである。

- 1) pn接合を持つ半導体装置において、このpn
 接合の高低抗側で正味ドーピングが増加され
 る、特許請求の範囲に記載の方法。
- 2) 半導体材料にわずかに溶解せずかつ高い
 速度で拡散するドーピング物質で付加的にド
 ーピングすることにより、正味ドーピングの
 増加が設定される、特許請求の範囲あるいは
 1)に記載の方法。
- 3) ドーピング物質として、酸素を除いて元素
 の周期系の第4b族の元素が使用される、特許
 請求の範囲、1)および2)に記載の方法。

特開 昭50-48882 号

砒素の拡散を行なうために、アルゴンを満た
 された石英管内のウェーハを封入するのがよい。
 アルゴンの圧力は、室温で充填する時約100Torr
 で、従って拡散温度における石英管の内圧が極
 低外圧と同じ高さになるようにする。

ドーピング物質源として、約99.99%の純度
 を持つ元素状砒素の石英コートが石英管内にあ
 る。砒素の量は、拡散温度で約10Torrの砒素分
 圧が現われるように定められる。この値は30
 cm³の石英管容積に対して約1.2mgの砒素に相
 当する。

砒素の拡散は、約1000℃の比較的低い温度で、
 所望のように約6ないし10時間行なわれる。精
 確な拡散条件は半導体ウェーハの厚さおよび相
 当する温度に合わされ、特に拡散時間がpn接

- 4) ドーピング物質として砒素が使用される、
 特許請求の範囲、1)ないし3)に記載の方法。
- 5) 降伏の局部的に限られた範囲を維持するた
 め、不純物を形成する元素がマスクを通して
 拡散される、特許請求の範囲、1)ないし4)に
 記載の方法。
- 6) 不純物を形成する元素が酸化物質マスクを透
 して拡散される、特許請求の範囲、1)ないし
 5)に記載の方法。
- 7) 半導体ウェーハが石英管内でドーピングさ
 れる、特許請求の範囲、1)ないし6)に記載の
 方法。
- 8) 半導体ウェーハがアルゴン保護ガスの下で
 ドーピングされる、特許請求の範囲、1)ない
 し7)に記載の方法。

手続補正書(方式)

特許 昭50-48882 (B)

(B)

昭和 49 年 8 月 19 日

特許庁長官 御 函 送

1. 事件の表示

昭和 49 年 特 許 願 第 33,470 号

2. 発明の名称

漏電圧に対して保護される半導体装置の製造方法

3. 補正をする者

事件との関係 特許出願人

名 称

ライオンハイア・パテント・ファエルヴァル
ト・ワンタス・ゲゼルシャフト・ミット・ベ
シュレンクテナル・ハフトヴァン

4. 代 理 人

〒 100
住 所 東京都中央区八重洲1丁目9番8号
東京国貨ビルディング6階
電 話 (03) 6462-4882(03) 氏名 弁護士 石 山 博
(外 1 名)

5. 補正命令の日附

昭和 49 年 7 月 19 日
(発送日 昭和 49 年 8 月 6 日)

6. 補正の対象

図面の修正(内略に便宜なし)

7. 補正の内容(図面のとき)

